

FACULTAD DE INGENIERÍA



*CODIFICADORES
BINARIOS*

M.I. Norma Elva Chávez Rodríguez



Codificador



Un codificador es un circuito combinacional con N entradas donde, cada una de las entradas representa un dígito decimal, su función es obtener a la salida el código binario correspondiente a la entrada activada. Se diseñan los codificadores con prioridad, de forma tal que si existe más de una entrada activa, la salida codifica la entrada de mayor prioridad (generalmente correspondiente al valor decimal más alto).



Diseñar un codificador con prioridad de 4 a 2
utilizando pequeña escala de integración (SSI)

1º Paso Diagrama de bloques





Diseñar un codificador 4 a 2

utilizando pequeña escala de integración (SSI)

2° Tabla de verdad

Entradas				Salidas	
A ₃	A ₂	A ₁	A ₀	F ₁	F ₀
0	0	0	1	0	0
0	0	1	0	0	1
0	0	1	1	0	1
0	1	0	0	1	0
0	1	0	1	1	0
0	1	1	0	1	0
0	1	1	1	1	0
1	0	0	0	1	1
1	0	0	1	1	1
1	0	1	0	1	1
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0	1	1
1	1	1	1	1	1



Diseñar un codificador 4 a 2

utilizando pequeña escala de integración (SSI)

3° Mapas de Karnaugh

		A_3A_2			
		00	01	11	10
A_1A_0	00	0	1	1	1
	01	0	1	1	1
	11	0	1	1	1
	10	0	1	1	1

$$F_1 = A_3 + A_2$$



Diseñar un codificador 4 a 2

utilizando pequeña escala de integración (SSI)

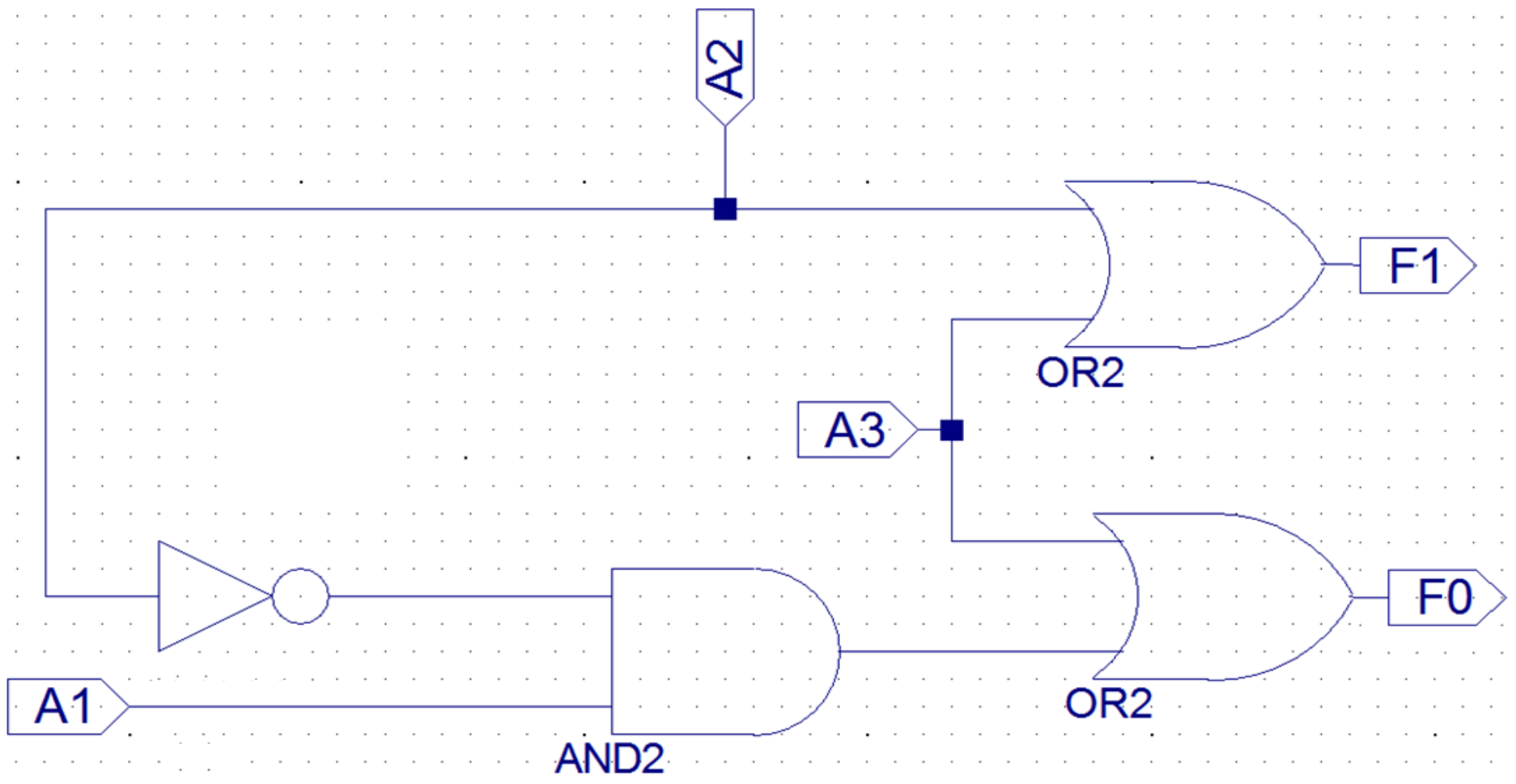
		A_3A_2			
		00	01	11	10
A_1A_0	00	0 0	0 4	1 12	1 8
	01	0 1	0 5	1 13	1 9
	11	1 3	0 7	1 15	1 11
	10	1 2	0 6	1 14	1 10

$$F_0 = A_3 + \overline{A_2} A_1$$



Diagrama lógico de un codificador de 4 a 2 utilizando pequeña escala de integración (SSI)

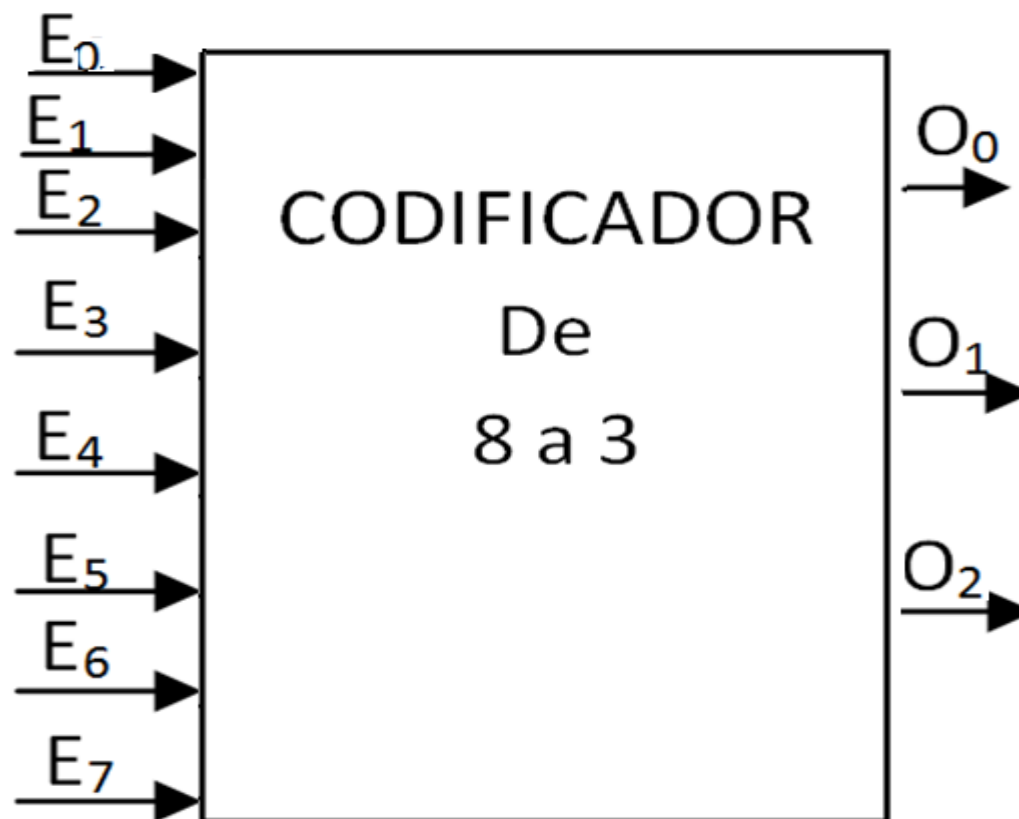
de 4 a 2 utilizando pequeña escala de integración (SSI)





Diseñar un codificador con prioridad de 8 a 3 utilizando pequeña escala de integración (SSI)

1º Paso Diagrama de bloques





Diseñar un codificador 8 a 3



utilizando pequeña escala de integración (SSI)

2° Tabla de verdad

ENTRADAS								SALIDAS		
7	6	5	4	3	2	1	0	A2	A1	A0
H	X	X	X	X	X	X	X	H	H	H
L	H	X	X	X	X	X	X	H	H	L
L	L	H	X	X	X	X	X	H	L	H
L	L	L	H	X	X	X	X	H	L	L
L	L	L	L	H	X	X	X	L	H	H
L	L	L	L	L	H	X	X	L	H	L
L	L	L	L	L	L	H	X	L	L	H



Diseñar un codificador 8 a 3

utilizando pequeña escala de integración (SSI)

3° Funciones Booleanas

$$O_2 = E_7 + E_6 + E_5 + E_4$$

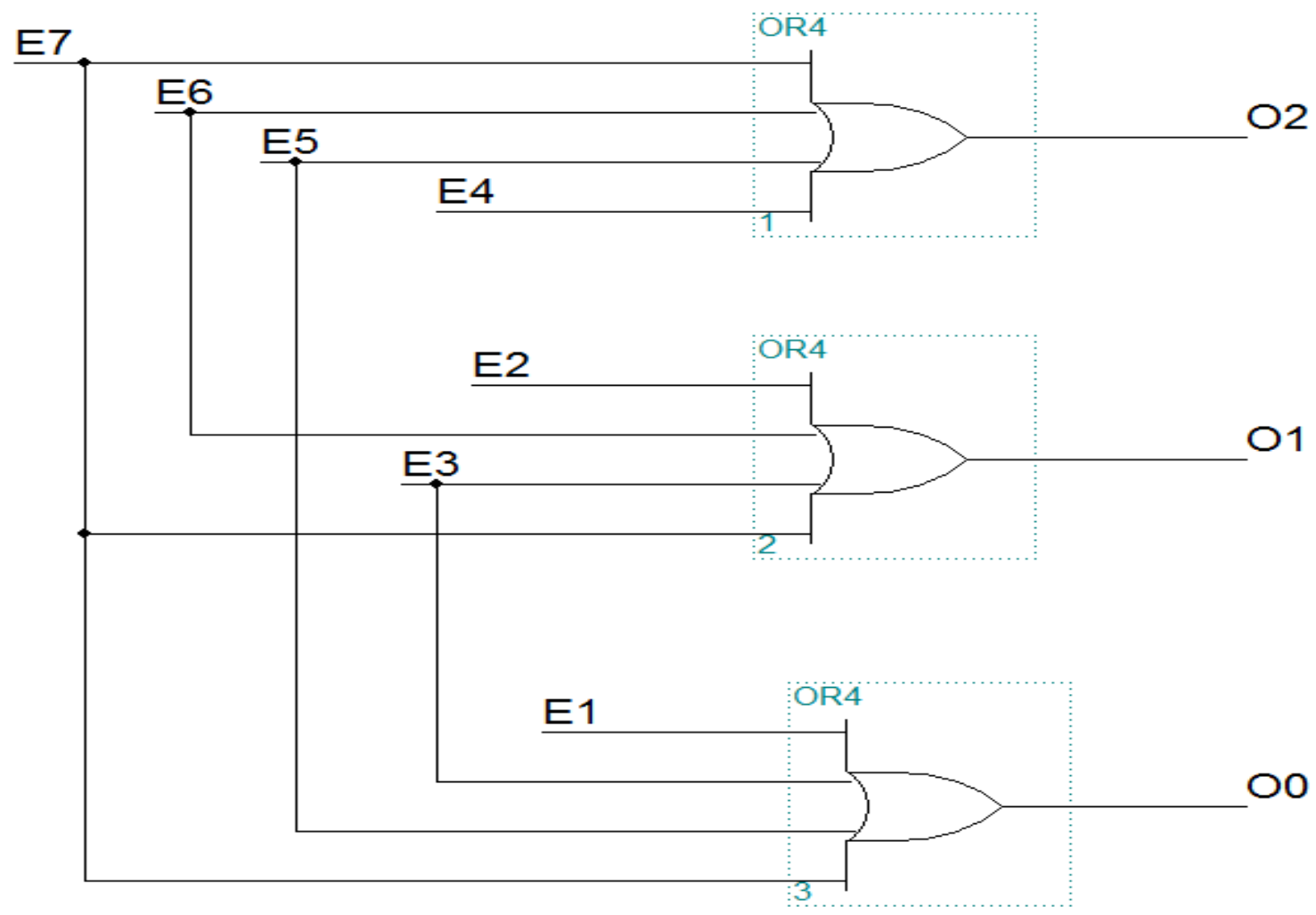
$$O_1 = E_7 + E_6 + E_3 + E_2$$

$$O_0 = E_7 + E_5 + E_3 + E_1$$



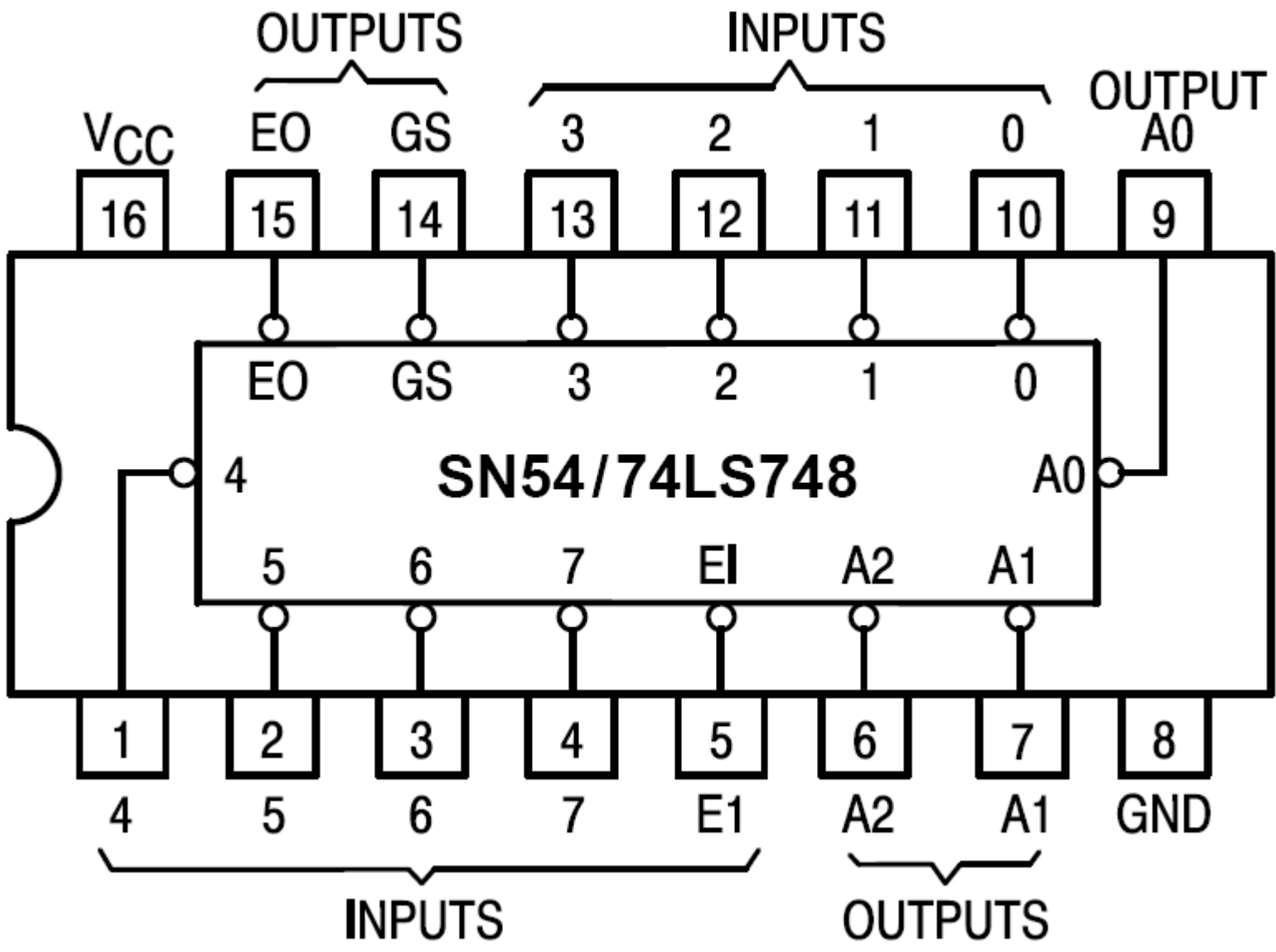
Diagrama lógico de un codificador de 8 a 3 utilizando pequeña escala de integración (SSI)

de 8 a 3 utilizando pequeña escala de integración (SSI)





Diseñar un codificador 8 a 3





Diseñar un codificador 8 a 3

FUNCTION TABLE SN54/74LS748

INPUTS									OUTPUTS				
EI	0	1	2	3	4	5	6	7	A2	A1	A0	GS	EO
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	H	L	H
L	X	X	X	X	L	H	H	H	L	H	L	L	H
L	X	X	L	H	H	H	H	H	H	L	H	L	H
L	X	L	H	H	H	H	H	H	H	H	L	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H

H = HIGH Logic Level, L = LOW Logic Level, X = Irrelevant



Diseñar un codificador 8 a 3



FUNCTION TABLE SN54/74LS147

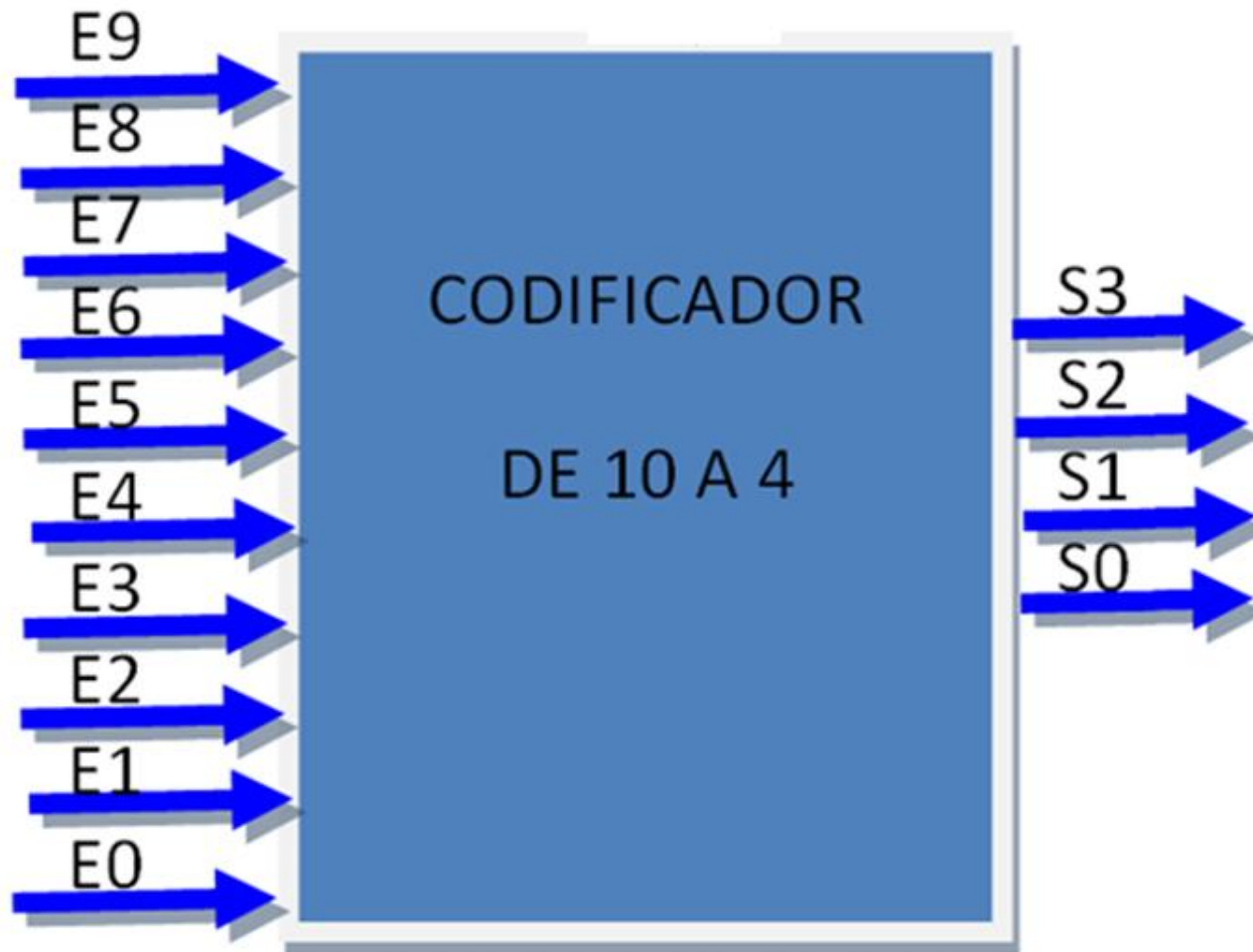
INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH Logic Level, L = LOW Logic Level, X = Irrelevant



Diseñar un codificador 10 a 4 utilizando codificadores de 8 a 3

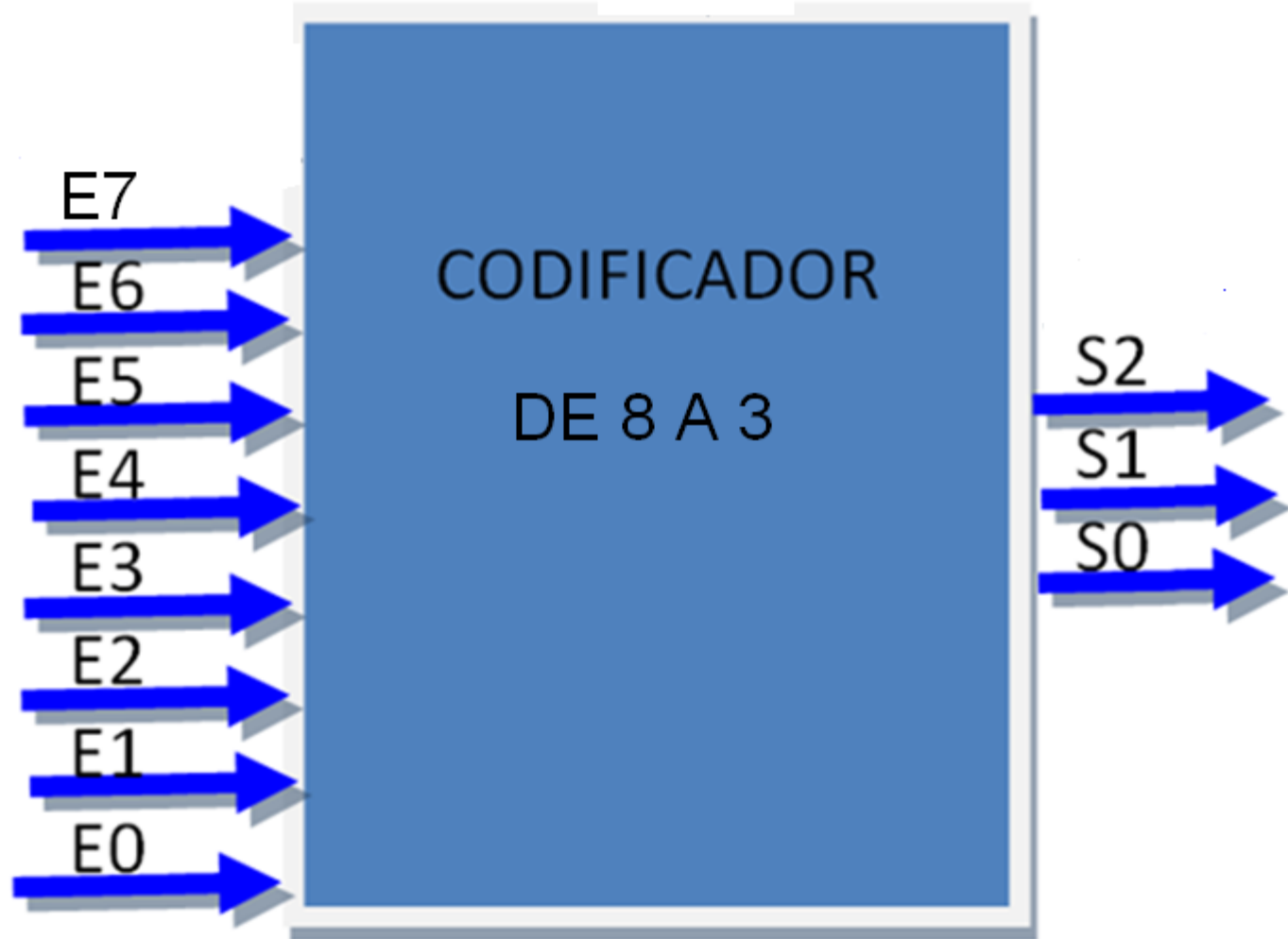
1.- Diagrama de bloques de un codificador de 10 a 4





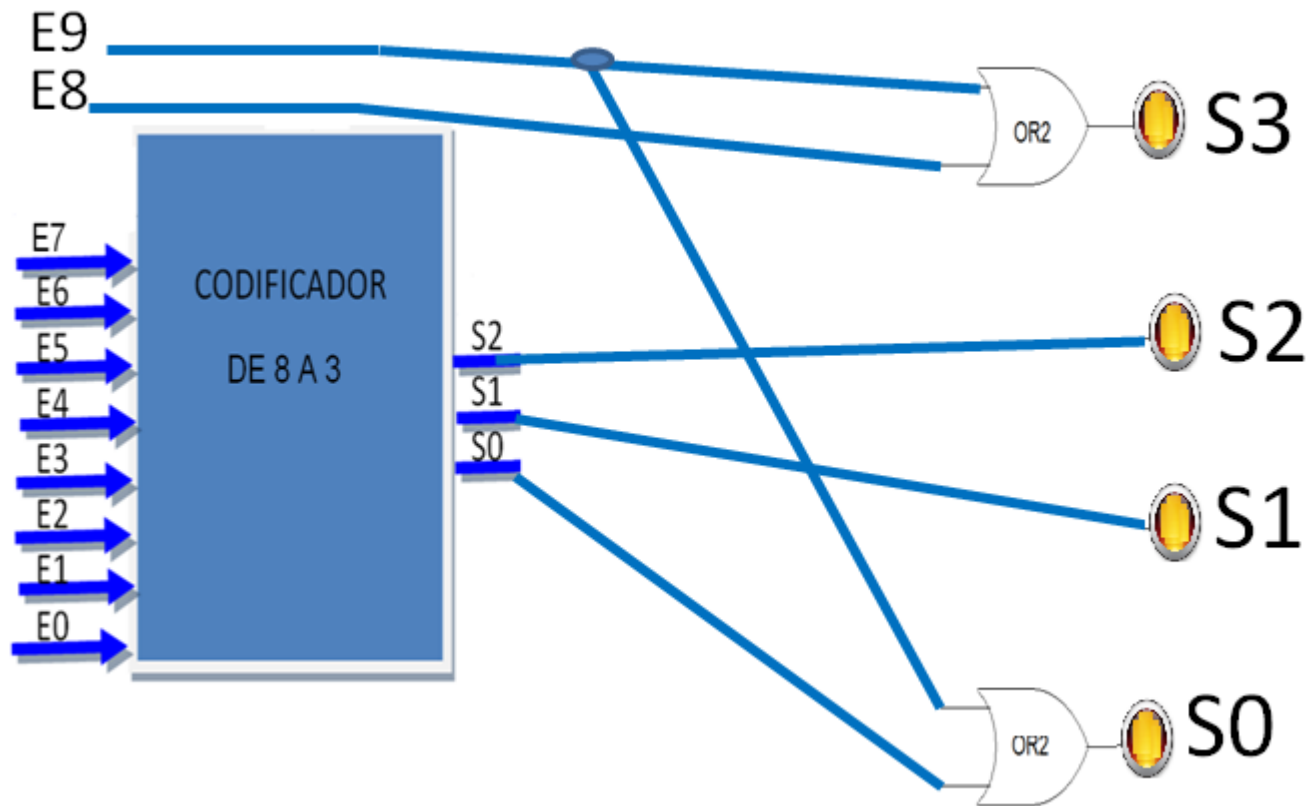
Diseñar un codificador 10 A 4 utilizando codificadores de 8 a 3

2.- Diagrama de bloques de un codificador de 8 a 3





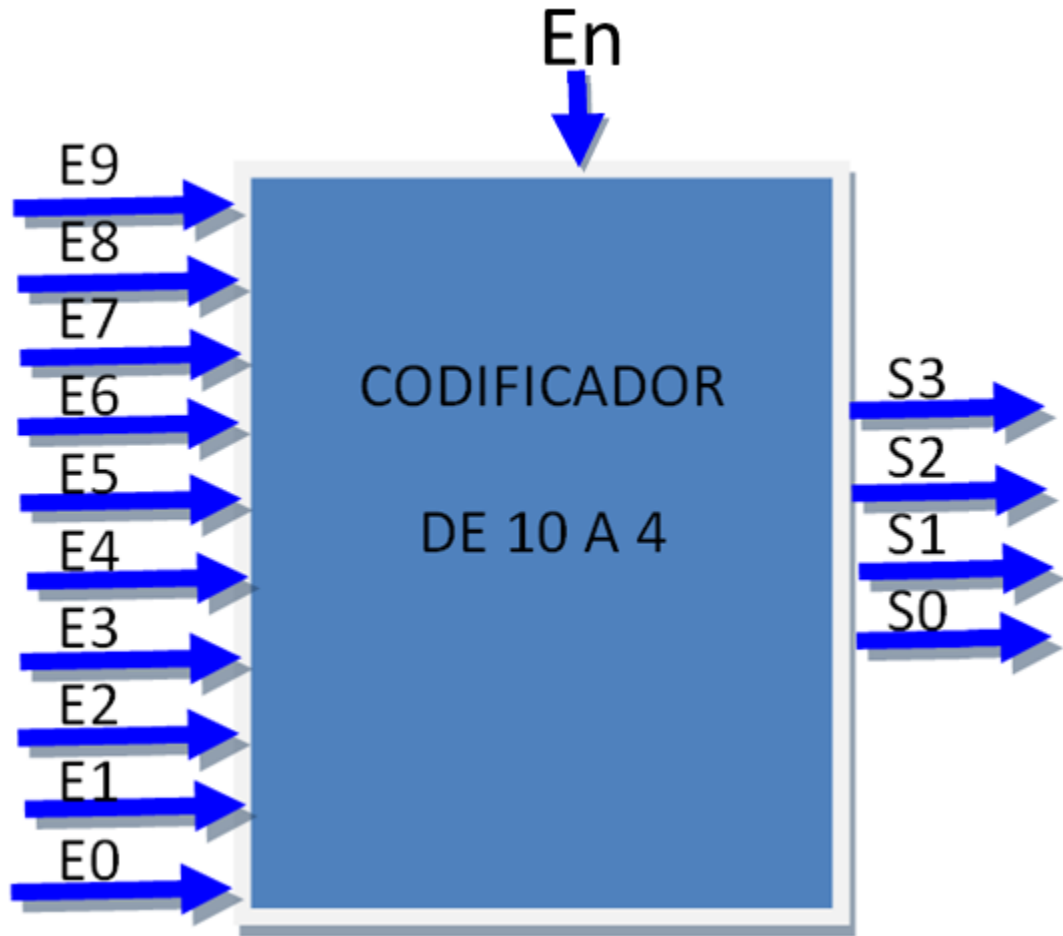
3.- Circuito lógico de un codificador de 8 a 3 realizando la función de un un codificador 10 a 4





Diseñar un codificador 10 A 4 utilizando codificadores de 4 a 2

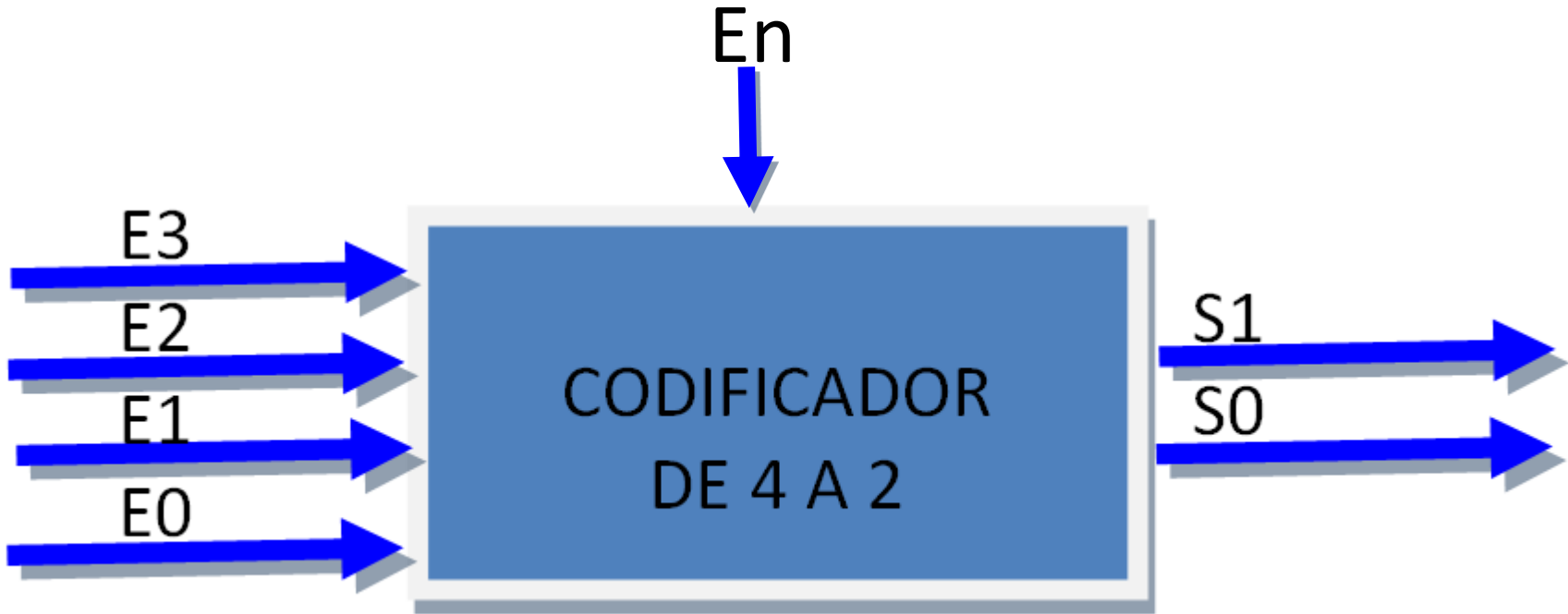
1.- Diagrama de bloques de un codificador de 10 a 4





Diseñar un codificador 10 A 4 utilizando codificadores de 4 a 2

2.- Diagrama de bloques de un codificador de 4 a 2





Circuito lógico de un codificador de 10 a 4 utilizando codificadores de 4 a 2

